

Docket No.: 60188-640

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of	:	Customer Number: 20277
	:	
Yasuyuki DOI, et al.	:	Confirmation Number:
	:	
Serial No.:	:	Group Art Unit:
	:	
Filed: August 28, 2003	:	Examiner: Unknown
	:	
For: DATA DRIVER	:	

**CLAIM OF PRIORITY AND
TRANSMITTAL OF CERTIFIED PRIORITY DOCUMENT**

Mail Stop CPD
Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

In accordance with the provisions of 35 U.S.C. 119, Applicants hereby claims the priority of:

Japanese Patent Application No. 2002-248241, filed August 28, 2002

cited in the Declaration of the present application. A certified copy is submitted herewith.

Respectfully submitted,


MCDERMOTT WILL & EMERY

Michael E. Fogarty
Registration No. 36,139

600 13th Street, N.W.
Washington, DC 20005-3096
(202) 756-8000 MEF:tlb
Facsimile: (202) 756-8087
Date: August 28, 2003

60188-640
DOI et al.
August 28, 2003

日 本 国 特 許 庁
JAPAN PATENT OFFICE

McDermott, Will & Emery

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2 0 0 2 年 8 月 2 8 日
Date of Application:

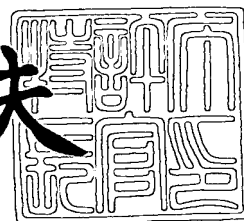
出 願 番 号 特 願 2 0 0 2 - 2 4 8 2 4 1
Application Number:
[ST. 10/C]: [J P 2 0 0 2 - 2 4 8 2 4 1]

出 願 人 松 下 電 器 産 業 株 式 会 社
Applicant(s):

2 0 0 3 年 7 月 2 8 日

特 許 庁 長 官
Commissioner,
Japan Patent Office

今 井 康 夫



出 証 番 号 出 証 特 2 0 0 3 - 3 0 5 9 7 2 0

【書類名】 特許願

【整理番号】 5038440131

【提出日】 平成14年 8月28日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
 会社内

 【氏名】 土居 康之

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
 会社内

 【氏名】 中川 博文

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
 会社内

 【氏名】 道正 志郎

【発明者】

 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
 会社内

 【氏名】 徳永 祐介

【特許出願人】

 【識別番号】 000005821

 【氏名又は名称】 松下電器産業株式会社

【代理人】

 【識別番号】 100097445

 【弁理士】

 【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 データドライバ

【特許請求の範囲】

【請求項 1】 クロックおよび複数のデータが入力される液晶データドライバにおいて、

クロックが入力される入力ノードと、グラウンドと、電源に接続された電流源に接続された第 1 のインバータと、

前記第 1 のインバータの出力を入力とする第 2 のインバータを備え、

前記第 2 のインバータの出力を入力とする入力ノードと、電源と、グラウンドに接続された第 2 の電流源に接続された第 3 のインバータと、

前記第 3 のインバータの出力を入力とする第 4 のインバータを備え、

前記第 4 のインバータの出力を平滑化した電位と基準電位を比較し、その結果出力される電圧により前記第 1 の電流源および前記第 2 の電流源の電流量を制御する比較器を備えることを特徴とする液晶データドライバ。

【請求項 2】 クロックおよび複数のデータが入力される液晶データドライバにおいて、

クロックが入力される入力ノードと、電源に接続された第 1 の電流源と、グラウンドに接続された第 2 の電流源に接続された第 1 のインバータと、

前記第 1 のインバータの出力を入力とする第 2 のインバータを備え、

前記第 2 のインバータの出力を平滑化した電位と基準電位を比較し、その結果出力される 2 つの電圧のうち、第 1 の電圧により前記第 1 の電流源の電流量を制御し、第 2 の電圧により前記第 2 の電流源の電流量を制御する比較器を備えることを特徴とする液晶データドライバ。

【請求項 3】 請求項 1 または請求項 2 記載の液晶データドライバにおいて、

複数のデータ用回路は平滑化回路および比較器を持たない以外は同様の構成であり、

比較器の出力電圧を複数のデータ用回路の電流源制御に用いたことを特徴とする液晶データドライバ。

【請求項 4】 請求項 1 または請求項 2 記載の液晶データドライバにおいて

、
基準電圧を調整できることを特徴とする液晶データドライバ。

【請求項 5】 請求項 1 または請求項 2 記載の液晶データドライバにおいて

、
第 1 および第 2 の電流源に、並列に副電流源を接続したことを特徴とする液晶データドライバ。

【請求項 6】 請求項 1 または請求項 2 記載の液晶データドライバにおいて

、
クロックおよびデータは電源ーグラントレベルで入力されることを特徴とする液晶データドライバ。

【請求項 7】 請求項 1 または請求項 2 記載の液晶データドライバにおいて

、
クロックおよびデータは電源ーグラントレベルよりも小さい振幅であり、
電源ーグラントレベルにレベルをシフトした後、入力されることを特徴とする液晶データドライバ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶データドライバ表示装置に関するものであり、特にデータドライバのクロックとデータのセットアップタイム、ホールドタイムのマージンを確保するものである。

【0002】

【従来の技術】

近年、液晶パネルの低コスト化が求められている。

【0003】

低価格化の手段として、従来の TCP (Tape Carrier Package) に液晶ドライバを搭載し液晶パネルに実装する方式の液晶パネル (図 2) から、液晶パネルに直接液晶ドライバを実装し TCP が不要となる COG

(Chip On Glass) 方式の液晶パネル (図3) が増えてきている。そしてさらなる低コスト化のために、液晶データドライバを直列に接続し、クロックおよびデータを液晶データドライバ内を伝送させることにより、プリント基板を簡素化するCOGの新方式の液晶パネルがある (図4)。

【0004】

以下この方式を直列COG方式とする。

【0005】

また、液晶パネルの高精細が進み、液晶データドライバにはクロックおよびデータ (RGB画像信号や制御信号など) の高速化が求められている。

【0006】

従来の直列COG方式では、液晶データドライバごとにクロックやデータを反転させ、高速化している (例えば、特願平9-360943号公報)。

【0007】

【発明が解決しようとする課題】

特に直列COG方式の液晶パネルにおいては、コントローラからクロックおよびデータを入力される1つ目の液晶データドライバからコントローラから最も離れた液晶ドライバまで、クロックおよびデータが伝送される間に、クロックとデータのタイミングがずれると、次段の液晶データドライバに伝送される際、そのずれが加算されやすい。

【0008】

そのためセットアップタイムとホールドタイムのマージンを確保しづらく、高速化を行うことは困難であった。

【0009】

上記の従来技術ではタイミングのずれが加算されることをある程度防ぐことはできるが、より理想的な状態にすることはできない。

【0010】

また、液晶パネルの狭額縁化のため液晶ドライバはチップサイズを大きくすることができないため、簡単な回路で前述の課題を解決する有効な手段がなかった。

【0011】

本発明は、特に直列COG方式の液晶パネルにおいて前述の課題を解決するために有効である。

【0012】**【課題を解決するための手段】**

請求項1の液晶データドライバは、クロックおよび複数のデータが入力される液晶データドライバにおいて、クロックが入力される入力ノードと、グラウンドと、電源に接続された電流源に接続された第1のインバータと、前記第1のインバータの出力を入力とする第2のインバータを備え、前記第2のインバータの出力を入力とする入力ノードと、電源と、グラウンドに接続された第2の電流源に接続された第3のインバータと、前記第3のインバータの出力を入力とする第4のインバータを備え、前記第4のインバータの出力を平滑化した電位と基準電位を比較し、その結果出力される電圧により前記第1の電流源および前記第2の電流源の電流量を制御する比較器を備えることを特徴としている。

【0013】

この構成により、クロックの立ち上がり（または立ち下がり）をずらすことができるので、データのセットアップタイム、ホールドタイムのマージンを確保しやすくなる。これによって液晶データドライバのクロックおよびデータの高速度化が容易になり、高精細な液晶パネルを低コストで実現できる。

【0014】

請求項2の液晶データドライバは、クロックおよび複数のデータが入力される液晶データドライバにおいて、クロックが入力される入力ノードと、電源に接続された第1の電流源と、グラウンドに接続された第2の電流源に接続された第1のインバータと、前記第1のインバータの出力を入力とする第2のインバータを備え、前記第2のインバータの出力を平滑化した電位と基準電位を比較し、その結果出力される2つの電圧のうち、第1の電圧により前記第1の電流源の電流量を制御し、第2の電圧により前記第2の電流源の電流量を制御する比較器を備えることを特徴としている。

【0015】

この構成により、クロックの立ち上がり（または立ち下がり）をずらすことができるので、データのセットアップタイム、ホールドタイムのマージンを確保しやすくなる。これによって液晶データドライバのクロックおよびデータの高速化が容易になり、高精細な液晶パネルを低コストで実現できる。

【 0 0 1 6 】

請求項 3 の液晶データドライバは、請求項 1 または請求項 2 記載の液晶データドライバにおいて、複数のデータ用回路は平滑化回路および比較器を持たない以外は同様の構成であり、比較器の出力電圧を複数のデータ用回路の電流源制御に用いたことを特徴としている。

【 0 0 1 7 】

この構成により、クロックの立ち上がり（または立ち下がり）をずらした量を、複数あるデータにも簡単な回路で反映することができる。これにより、クロックとデータのタイミングを維持したまま、クロックの D U T Y を調整することができる。

【 0 0 1 8 】

請求項 4 の液晶データドライバは、請求項 1 または請求項 2 記載の液晶データドライバにおいて、基準電圧を調整できることを特徴としている。

【 0 0 1 9 】

この構成により、基準電圧を調整することにより、クロックの立ち上がり（または立ち下がり）を自由にずらしたり、D U T Y を自由に調整することができる。

【 0 0 2 0 】

請求項 5 の液晶データドライバは、請求項 1 または請求項 2 記載の液晶データドライバにおいて、第 1 および第 2 の電流源に、並列に副電流源を接続したことを特徴としている。

【 0 0 2 1 】

この構成により、入力されたクロックの D U T Y が極端に小さい（または大きい）場合に、比較器の制御により電流源の電流がストップしても、副電流源により電流が供給されるので、クロックが出力されなくなることを防止できる。

【 0 0 2 2 】

請求項 6 の液晶データドライバは、請求項 1 または請求項 2 記載の液晶データドライバにおいて、クロックおよびデータは電源－グランドレベルで入力されることを特徴としている。

【 0 0 2 3 】

この構成により、一般的なコントローラに対応できる。

【 0 0 2 4 】

請求項 7 の液晶データドライバは、請求項 1 または請求項 2 記載の液晶データドライバにおいて、クロックおよびデータは電源－グランドレベルよりも小さい振幅であり、電源－グランドレベルにレベルをシフトした後、入力されることを特徴としている。

【 0 0 2 5 】

この構成により、EMI (E l e c t r o M a g n e t i c I n t e r f e r e n c e) の低減を図ることができる。

【 0 0 2 6 】**【発明の実施の形態】****(第 1 の実施の形態)**

図 1 を用いて液晶データドライバのクロックのタイミング調整について説明する。

【 0 0 2 7 】

クロックのタイミング調整回路は図 1 のように、インバータ I 1 ～ I 4、インバータ I 1 の電源側に接続された電流源 C V 1、インバータ I 3 のグランド側に接続された電流源 C V 2 からなるインバータ段、抵抗 R 1 と容量 C 1 からなる平滑化回路、基準電圧発生回路および比較器からなる。

【 0 0 2 8 】

ノード N 1 がクロックの入力端であり、ノード N 5 がクロックの出力端である。

【 0 0 2 9 】

平滑化回路はクロックの出力ノード N 5 の電圧を平滑化した電圧 V A V E をつ

くる。

【0030】

VREF発生回路は比較器の基準となる電圧VREFをつくり、液晶データドライバの内部に備えてもよいし、外部に備えてもよい。

【0031】

比較器は基準電圧VREFが反転入力端子に入力され、非反転入力端子にクロック出力の平滑化された電圧VAVEが入力され、その結果電圧VCONを出力し、VCONにより電流源CV1およびCV2の電流量を制御する。

【0032】

例えば、図5(a)のようなクロックがN1に入力され、基準電圧VREFが電源電圧(VDD)ーグラウンド(0Vとする)のちょうど中間の電圧($VDD/2$)とした場合のノードN1～N5の波形のようすを示す。

【0033】

N1のようなクロックが入力されたとき、平滑化された電圧VAVEは $VDD/2$ より小さい電圧となる。

【0034】

これにより比較器は電流源CV1の電流量を少なくする方向に、電流源CV2の電流を多くする方向に制御電圧VCONを出力する。

【0035】

電流源CV1の電流量が少なくなったことにより、1段目のインバータI1の出力の立ち上がりがN2の波形のように遅くなる。

【0036】

この立ち上がりが遅い波形を入力とする2段目のインバータI2は、インバータのしきい値となる電圧に達するまで反転動作しないためN3のような波形となる。

【0037】

3段目のインバータI3には電流源CV2が接続されているが、通常のインバータ動作をするために十分な電流を流しているため、通常のインバータとして動作しN4の波形を出力する。

【0038】

4段目のインバータ I 4 は通常のインバータであるので N 5 の波形を出力する。

【0039】

このようにして、クロックの立ち下がりタイミングをずらすことができ、結果、データとのセットアップタイム、ホールドタイムのマージンを確保するように調整することが可能となる。

【0040】

また、この場合基準電圧を $VDD/2$ としているので、クロックの DUTY は 50% となるが、基準電圧を変化させることにより DUTY も自由に変化させることができる。

【0041】

ところで、入力されるクロックの DUTY が極端に小さい（または大きい）場合などは、比較器から出力される電流源の制御電圧により電流源の電流を小さくしすぎてしまう可能性がある。

【0042】

その場合は立ち上がり（または立ち下がり）の傾きが緩やかになりすぎ、次段のインバータのしきい値を超えずにクロックが出力されなくなってしまう。

【0043】

そこで、図 6 のように電流源 CV 1 および CV 2 に並列に微小電流を流す副電流源 CV 3 および CV 4 を接続するとこの課題を解決することができる。

【0044】

また、図 5 (b) のようなクロックが N 1 に入力され、基準電圧 V_{REF} が電源電圧 (VDD) - グランド (0 V とする) のちょうど中間の電圧 ($VDD/2$) とした場合のノード N 1 ~ N 5 の波形のようすを示す。

【0045】

N 1 のようなクロックが入力されたとき、平滑化された電圧 V_{AVE} は $VDD/2$ より大きい電圧となる。

【0046】

これにより比較器は電流源 C V 1 の電流量を多くする方向に、電流源 C V 2 の電流を少なくする方向に制御電圧 V C O N を出力する。

【 0 0 4 7 】

電流源 C V 1 の電流は充分であるため、1 段目のインバータ I 1 は通常のインバータとして動作し、N 2 の波形を出力する。

【 0 0 4 8 】

2 段目のインバータ I 2 もそのまま反転動作をするので N 3 の波形を出力する。

【 0 0 4 9 】

3 段目のインバータ I 3 には、電流が少なくなったため立ち下がりが N 4 の波形のように遅くなる。

【 0 0 5 0 】

この立ち上がりが遅い波形を入力とする 4 段目のインバータ I 4 は、インバータのしきい値となる電圧に達するまで反転動作しないため N 5 のような波形となる。

【 0 0 5 1 】

このようにして、クロックの立ち上がりタイミングをずらすことができ、結果、データとのセットアップタイム、ホールドタイムのマージンを確保するように調整することが可能となる。

【 0 0 5 2 】

また、この場合基準電圧を $VDD/2$ としているので、クロックの D U T Y は 5 0 % となるが、基準電圧を変化させることにより D U T Y も自由に変化させることができる。

【 0 0 5 3 】

ところで、入力されるクロックの D U T Y が極端に小さい（または大きい）場合などは、比較器から出力される電流源の制御電圧により電流源の電流を小さくしすぎてしまう可能性がある。

【 0 0 5 4 】

その場合は立ち上がり（または立ち下がり）の傾きが緩やかになりすぎ、次段

のインバータのしきい値を超えずにクロックが出力されなくなってしまう。

【0055】

そこで、図6のように電流源C V 1およびC V 2に並列に微小電流を流す副電流源C V 3およびC V 4を接続するとこの課題を解決することができる。

【0056】

これまでは、クロックのタイミングをずらすのみであったが、データについても簡単な構成でクロックと同じようにタイミングをずらす方法を説明する。

【0057】

図7のように、複数のデータ用の回路にはインバータ段（クロックに使用しているものと全く同じ構成）のみを設ける。

【0058】

このときのクロックおよびデータの入力電源は電源ーグランドレベルであり、一般的なコントローラを使用することができる。

【0059】

そして、クロック用の回路でつくられた電流源の制御電圧を、各データ用のインバータ段の電流源の電流量制御に用いる。

【0060】

このようにすれば、簡単な構成でクロックのD U T Yを調整し、かつクロックとデータのタイミングを保持することができる。

【0061】

また、図8のように、インバータ段の前段に、低振幅の入力を電源ーグランドレベルにシフトするレベルシフト回路を追加するなどしてE M Iの低減を行うことができる。

【0062】

（第2の実施の形態）

第1の実施の形態ではインバータ段にインバータが4つ必要であるが、第2の実施の形態ではインバータの数を減らすことが可能である。

【0063】

図9を用いて液晶データドライバのクロックのタイミング調整について説明

する。

【0064】

クロックのタイミング調整回路は図9のように、インバータI1およびI2、インバータI1の電源側に接続された電流源CV1とグランド側に接続された電流源CV2からなるインバータ段、抵抗R1と容量C1からなる平滑化回路、基準電圧発生回路および比較器からなる。

【0065】

ノードN1がクロックの入力端であり、ノードN3がクロックの出力端である。

【0066】

平滑化回路はクロックの出力ノードN3の電圧を平滑化した電圧VAVEをつくる。

【0067】

VREF発生回路は比較器の基準となる電圧VREFをつくり、液晶データドライバの内部に備えてもよいし、外部に備えてもよい。

【0068】

比較器は基準電圧VREFが反転入力端子に入力され、非反転入力端子にクロック出力の平滑化された電圧VAVEが入力され、その結果電圧VCONを出力し、VCONにより電流源CV1およびCV2の電流量を制御する。

【0069】

例えば、図10(a)のようなクロックがN1に入力され、基準電圧VREFが電源電圧(VDD)ーグランド(0Vとする)のちょうど中間の電圧($VDD/2$)とした場合のノードN1～N3の波形のようすを示す。

【0070】

N1のようなクロックが入力されたとき、平滑化された電圧VAVEは $VDD/2$ より小さい電圧となる。

【0071】

これにより比較器は電流源CV1の電流量を少なくする方向に、電流源CV2の電流を多くする方向に制御電圧VCONを出力する。

【 0 0 7 2 】

電流源 C V 1 の電流量が少なくなったことにより、1 段目のインバータ I 1 の出力の立ち上がりが N 2 の波形のように遅くなる。

【 0 0 7 3 】

電流源 C V 2 は通常のインバータ動作をするために十分な電流を流しているため、立ち下がりについては通常のインバータとして動作する。

【 0 0 7 4 】

この立ち上がりが遅い波形を入力とする 2 段目のインバータ I 2 は、インバータのしきい値となる電圧に達するまで反転動作しないため N 3 のような波形となる。

【 0 0 7 5 】

このようにして、クロックの立ち下がりタイミングをずらすことができ、結果、データとのセットアップタイム、ホールドタイムのマージンを確保するように調整することが可能となる。

【 0 0 7 6 】

また、この場合基準電圧を $VDD/2$ としているので、クロックの DUTY は 50 % となるが、基準電圧を変化させることにより DUTY も自由に変化させることができる。

【 0 0 7 7 】

ところで、入力されるクロックの DUTY が極端に小さい（または大きい）場合などは、比較器から出力される電流源の制御電圧により電流源の電流を小さくしすぎてしまう可能性がある。

【 0 0 7 8 】

その場合は立ち上がり（または立ち下がり）の傾きが緩やかになりすぎ、次段のインバータのしきい値を超えずにクロックが出力されなくなってしまう。

【 0 0 7 9 】

そこで、図 1 1 のように電流源 C V 1 および C V 2 に並列に微小電流を流す副電流源 C V 3 および C V 4 を接続するとこの課題を解決することができる。

【 0 0 8 0 】

また、図 10 (b) のようなクロックが N 1 に入力され、基準電圧 V_{REF} が電源電圧 (V_{DD}) - グランド (0 V とする) のちょうど中間の電圧 ($V_{DD}/2$) とした場合のノード N 1 ~ N 3 の波形のようすを示す。

【0081】

N 1 のようなクロックが入力されたとき、平滑化された電圧 V_{AVE} は $V_{DD}/2$ より小さい電圧となる。

【0082】

これにより比較器は電流源 $C V 1$ の電流量を多くする方向に、電流源 $C V 2$ の電流を少なくする方向に制御電圧 V_{CON} を出力する。

【0083】

電流源 $C V 2$ の電流量が少なくなったことにより、1 段目のインバータ $I 1$ の出力の立ち下がりが N 2 の波形のように遅くなる。

【0084】

電流源 $C V 1$ は通常のインバータ動作をするために十分な電流を流しているため、立ち上がりについては通常のインバータとして動作する。

【0085】

この立ち下がりが遅い波形を入力とする 2 段目のインバータ $I 2$ は、インバータのしきい値となる電圧に達するまで反転動作しないため N 3 のような波形となる。

【0086】

このようにして、クロックの立ち下がりタイミングをずらすことができ、結果、データとのセットアップタイム、ホールドタイムのマージンを確保するように調整することが可能となる。

【0087】

また、この場合基準電圧を $V_{DD}/2$ としているので、クロックの $DUTY$ は 50 % となるが、基準電圧を変化させることにより $DUTY$ も自由に変化させることができる。

【0088】

ところで、入力されるクロックの $DUTY$ が極端に小さい (または大きい) 場

合などは、比較器から出力される電流源の制御電圧により電流源の電流を小さくしすぎてしまう可能性がある。

【0089】

その場合は立ち上がり（または立ち下がり）の傾きが緩やかになりすぎ、次段のインバータのしきい値を超えずにクロックが出力されなくなってしまう。

【0090】

そこで、図11のように電流源CV1およびCV2に並列に微小電流を流す副電流源CV3およびCV4を接続するとこの課題を解決することができる。

【0091】

第2の実施の形態についても、第1の実施の形態と同様に図7、図8の構成に使用することができる。

【0092】

【発明の効果】

本発明により、液晶データドライバのセットアップタイム、ホールドタイムのマージンを確保しやすくなり、簡単な回路構成で高速化が可能となる。

【図面の簡単な説明】

【図1】

本発明の第1の実施の形態を示す図

【図2】

TCP方式液晶パネルの概略図

【図3】

COG方式液晶パネルの概略図

【図4】

直列COG方式液晶パネルの概略図

【図5】

第1の実施の形態の動作波形図

【図6】

第1の実施の形態の改良を示す図

【図7】

クロックとデータのタイミング調整回路図

【図 8】

クロックとデータのタイミング調整回路図

【図 9】

第 2 の実施の形態を示す図

【図 1 0】

第 2 の実施の形態の動作波形図

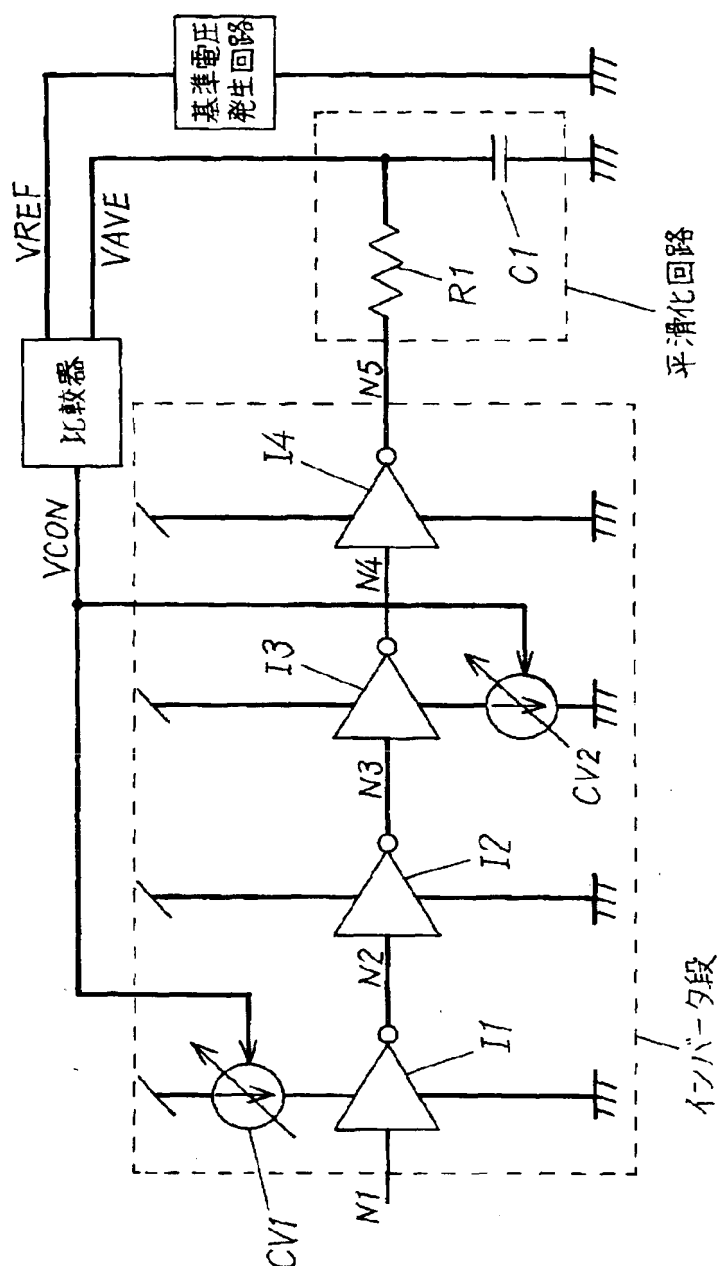
【図 1 1】

第 2 の実施の形態の改良を示す図

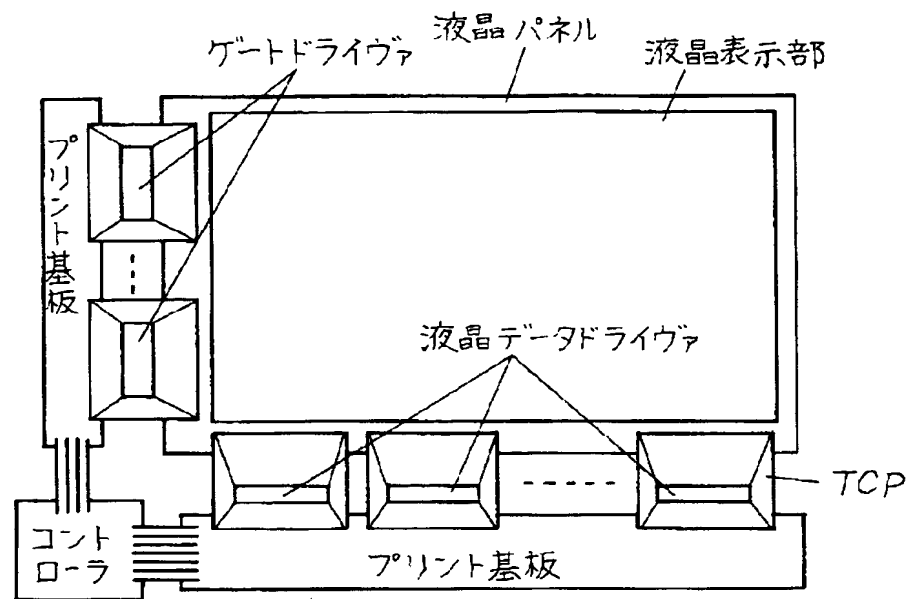
【書類名】

図面

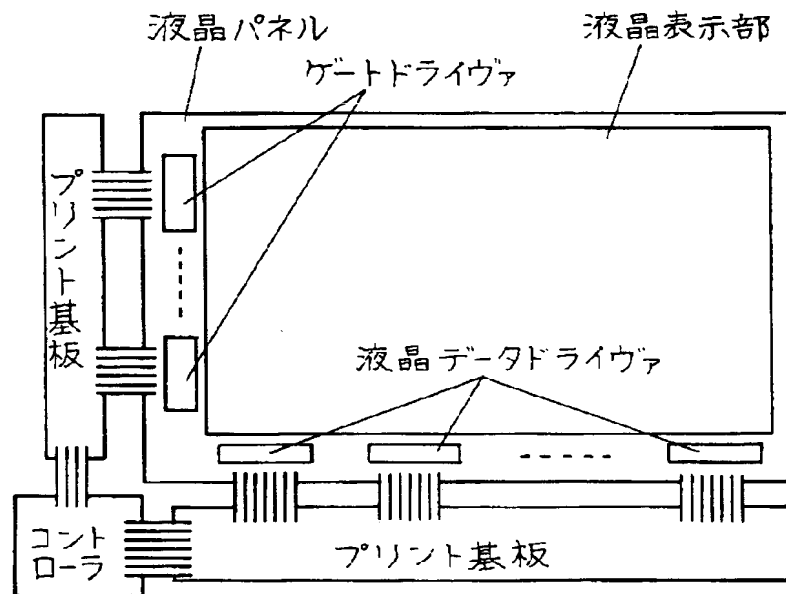
【図 1】



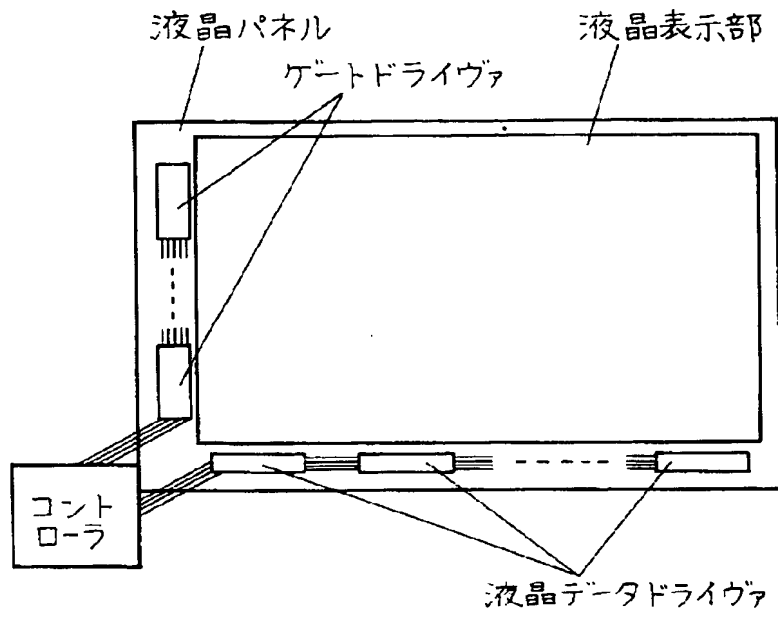
【図 2】



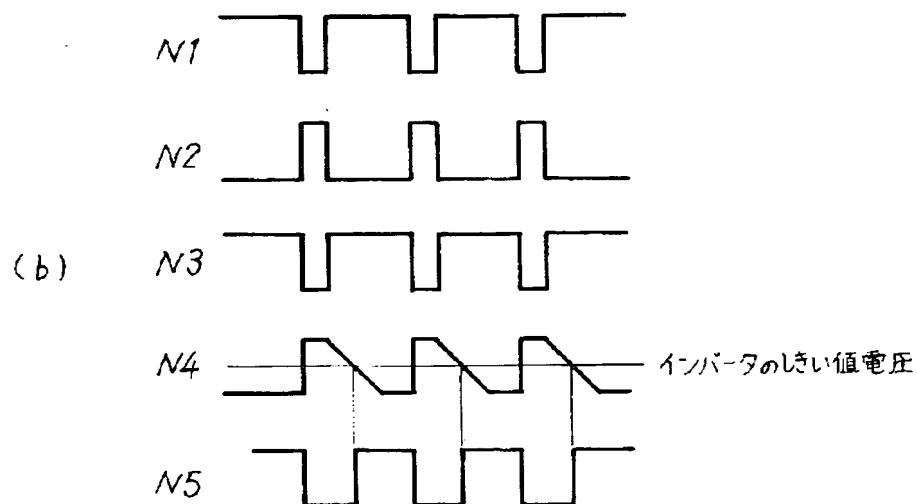
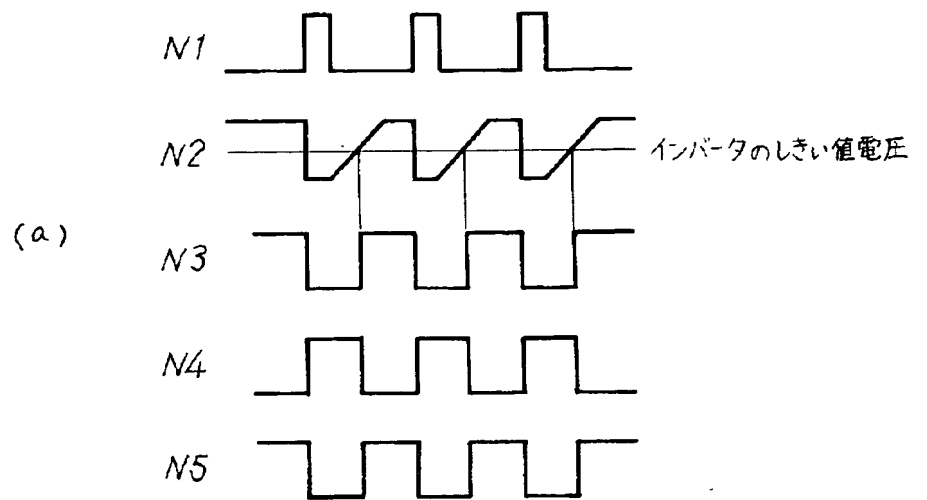
【図 3】



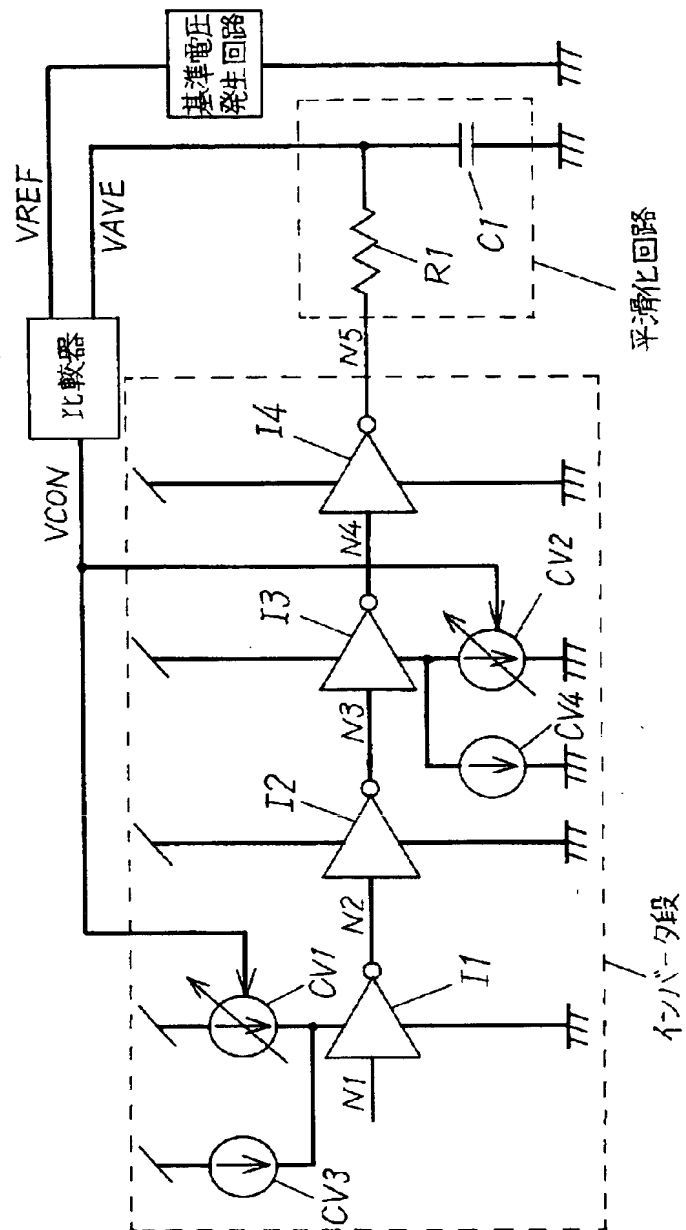
【図 4】



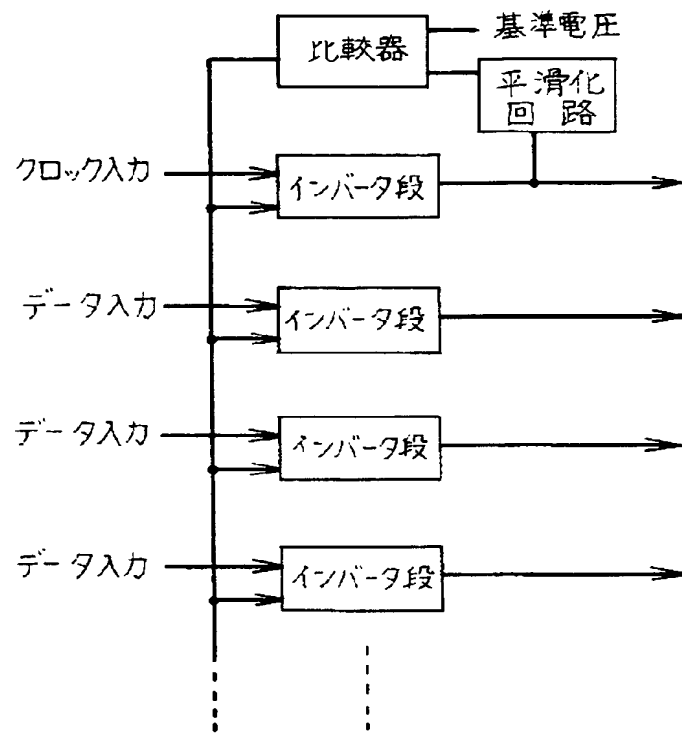
【図 5】



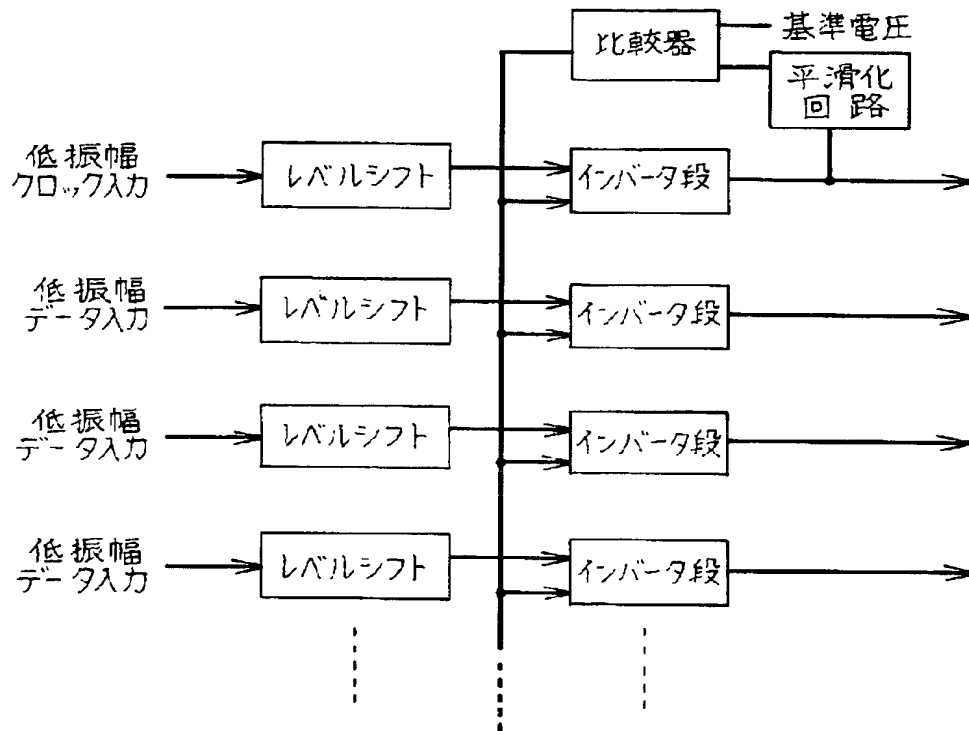
【図 6】



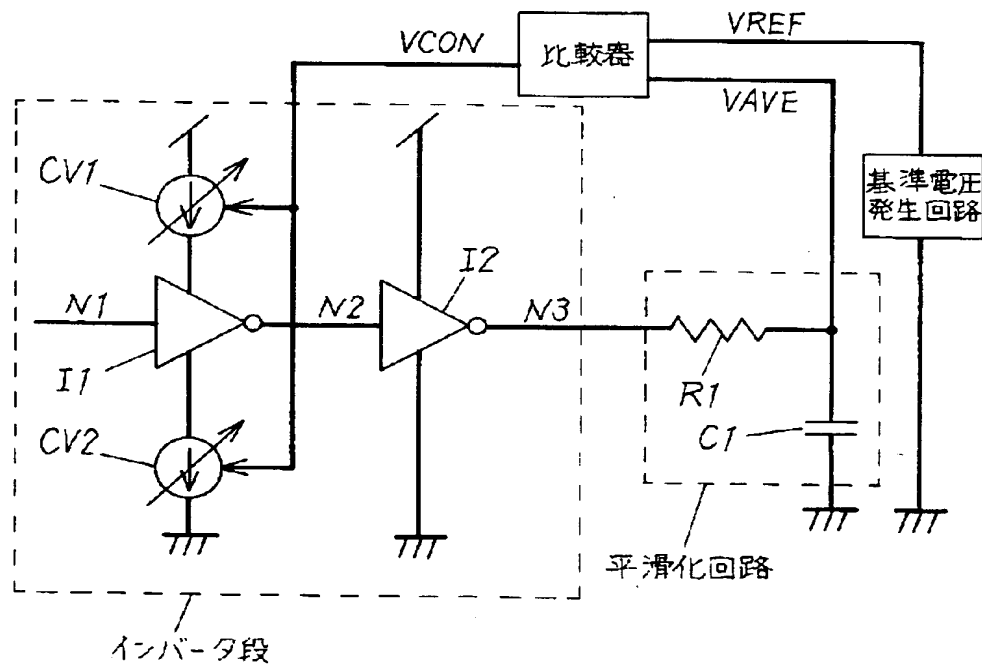
【図 7】



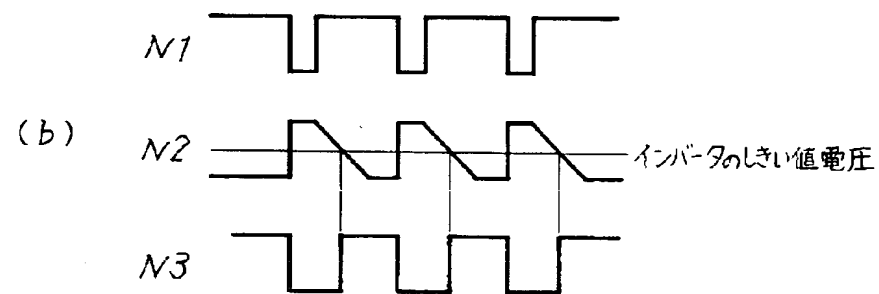
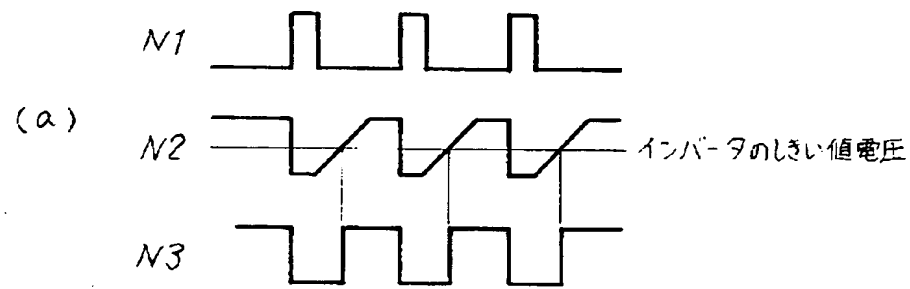
【図 8】



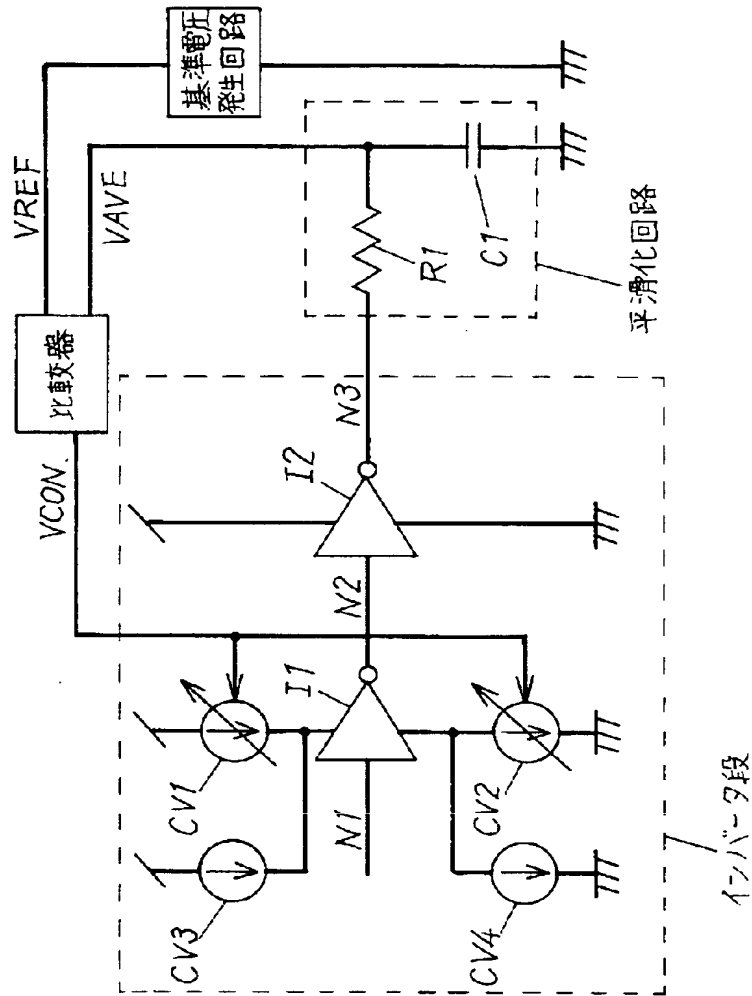
【図 9】



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 特に直列COG方式の液晶パネルにおいては、コントローラからクロックおよびデータを入力される1つ目の液晶データドライバからコントローラから最も離れた液晶ドライバまで、クロックおよびデータが伝送される間に、クロックとデータのタイミングがずれると、次段の液晶データドライバに伝送される際、そのずれが加算されやすい。

そのためセットアップタイムとホールドタイムのマーヅンを確保しづらく、高速化を行うことは困難であった。

【解決手段】 インバータI1～I4、インバータI1の電源側に接続された電流源CV1、インバータI3のグランド側に接続された電流源CV2からなるインバータ段、抵抗R1と容量C1からなる平滑化回路、基準電圧発生回路および比較器からなる。

【選択図】 図1

特願 2 0 0 2 - 2 4 8 2 4 1

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 5 8 2 1]

1 . 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

大阪府門真市大字門真 1 0 0 6 番地

氏 名

松下電器産業株式会社